

第 13 章

過渡現象の基礎

これまでの章では、電気回路の交流電源を ON してから十分に時間が経過した後の定常状態について学んだ。ここでは、電気回路の電源を ON してから定常状態に至るまでの過渡状態について学ぶ。過渡現象は直流・交流の如何に関わらず存在するが、本章では、簡単化のために直流に限定し、最も簡単な RL 直列回路と RC 直列回路の過渡応答について学習する。^{*1}

13.1 回路素子の特性の復習

過渡現象を扱う場合には、定常的な正弦波交流の電圧と電流だけを対象として導入したフェーザの概念を使うことはできない。従って、抵抗、コイル、コンデンサの特性は、以下のような一般形で扱う。

- 抵抗 R

$$v(t) = Ri(t) \quad (13.1)$$

- コイル L

$$v(t) = L \frac{d}{dt} i(t) \quad (13.2)$$

- コンデンサ C

$$v(t) = \frac{1}{C} \int i(t) dt \quad (13.3)$$

^{*1} 「第 12 章 二端子対網の伝送的性質」については、電子・物理工学科の学問体系との関わりが薄い話題であると考えられる。従って、第 12 章の代わりに本章を学習対象とする。過渡現象については、選択科目の電気回路学 II で学習する項目となっているが、電子・物理工学科で他の学問を学習する場合に、電気回路学 II を選択しなかったとしても、最低限これくらいは学習しておく必要があると思われるからである。なお、より詳しい過渡現象については、電気回路学 II において学習して欲しい。

13.2 RL 直列回路

本節では、図 13.1 の RL 直列回路において、時刻 $t = 0$ でスイッチ S を閉じたときに回路に流れる電流 $i(t) = i_R(t) = i_L(t)$ 、抵抗 R にかかる電圧 $v_R(t)$ 、コイル L にかかる電圧 $v_L(t)$ を求める。なお、 $t = 0$ におけるコイルの電流はゼロとする。

抵抗 R とコイル L に関しては、次式が成り立つ。

$$v_R(t) = Ri(t), \quad (13.4)$$

$$v_L(t) = L \frac{d}{dt} i(t). \quad (13.5)$$

キルヒホッフの電圧と電流の法則から、

$$v_R(t) + v_L(t) = E, \quad (13.6)$$

$$i_R(t) = i_L(t) = i(t). \quad (13.7)$$

となる。従って、次式が得られる。

$$L \frac{d}{dt} i(t) + Ri(t) = E. \quad (13.8)$$

この微分方程式を解いて $i(t)$ を求めると、

$$i(t) = \frac{E}{R} (1 - e^{-t/\tau}) \quad (13.9)$$

となる。ここで、 $\tau = \frac{L}{R}$ である。

従って、抵抗 R とコイル L にかかる電圧は、それぞれ以下ようになる。

$$\begin{aligned} v_R(t) &= Ri(t) \\ &= E (1 - e^{-t/\tau}), \end{aligned} \quad (13.10)$$

$$\begin{aligned} v_L(t) &= L \frac{d}{dt} i(t) \\ &= E e^{-t/\tau}. \end{aligned} \quad (13.11)$$

電流と電圧の挙動を図示すると、図 13.2 のようになる。時定数 τ は、コイルに流れる電流が最大値の $(1 - e^{-1})$ ($= 0.63 = 63\%$) に到達する時間である。

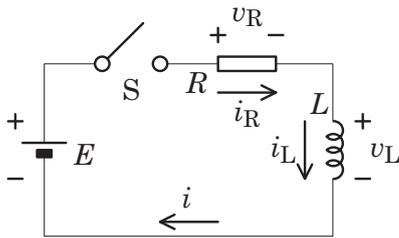


図 13.1 RL 直列回路の過渡現象を考えるための回路.

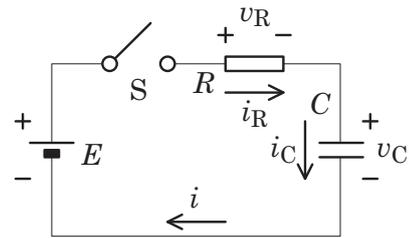


図 13.3 RC 直列回路の過渡現象を考えるための回路.

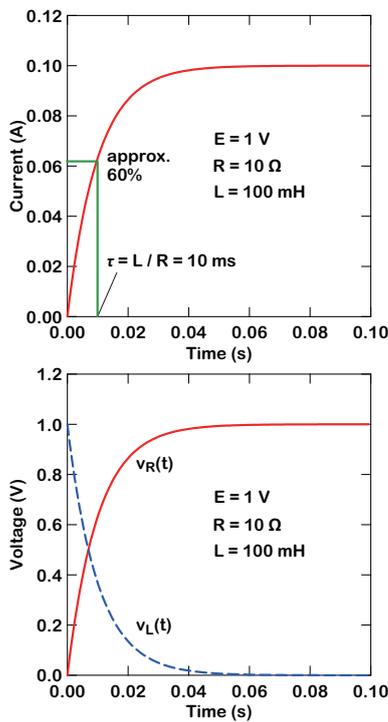


図 13.2 RL 直列回路の過渡応答.

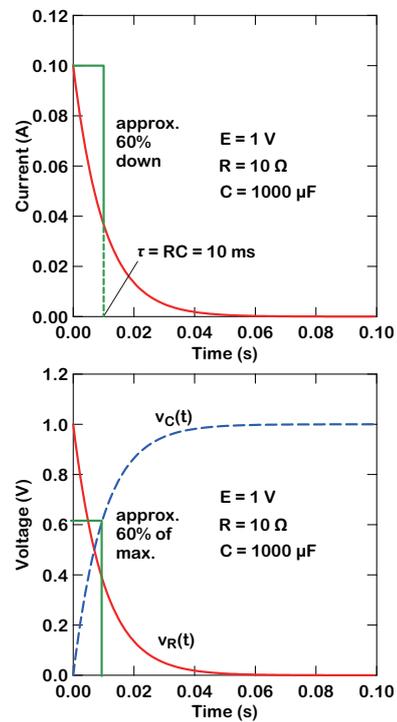


図 13.4 RC 直列回路の過渡応答.

以上の結果から、以下のことがわかる。

RL 直列回路に電圧を印加しても、コイルにはすぐに電流が流れない。

時定数 $\tau = \frac{L}{R}$ は、このときの遅延時間の指標となる。

13.3 RC 直列回路

本節では、図 13.3 の RC 直列回路において、時刻 $t=0$ でスイッチ **S** を閉じたときの電流 $i(t)$ 、抵抗 R にかかる電圧 $v_R(t)$ 、コンデンサ C にかかる電圧 $v_C(t)$ を求める。なお、 $t=0$ でコンデンサに蓄積されている電荷はゼロ

とする。

抵抗 R とコンデンサ C に関しては、次式が成り立つ。

$$v_R(t) = R i(t), \quad (13.12)$$

$$v_C(t) = \frac{1}{C} \int i(t) dt. \quad (13.13)$$

キルヒホッフの電圧と電流の法則から、

$$v_R(t) + v_C(t) = E, \quad (13.14)$$

$$i_R(t) = i_C(t) = i(t). \quad (13.15)$$

となる。従って、次式が得られる。

$$\frac{1}{C} \int i(t) dt + R i(t) = E. \quad (13.16)$$

この積分方程式を解くと、

$$i(t) = \frac{E}{R} e^{-t/\tau} \quad (13.17)$$

となる。ここで、 $\tau = RC$ である。

従って、抵抗 R とコンデンサ C にかかる電圧は、それぞれ以下のようになる。

$$\begin{aligned} v_R(t) &= Ri(t) \\ &= E e^{-t/\tau}, \end{aligned} \quad (13.18)$$

$$\begin{aligned} v_C(t) &= \frac{1}{C} \int i(t) dt \\ &= E (1 - e^{-t/\tau}). \end{aligned} \quad (13.19)$$

電流と電圧の挙動を図示すると、図 13.4 のようになる。時定数 τ は、コンデンサの電圧 $v_C(t)$ が最大値の $(1 - e^{-1}) (= 0.63 = 63\%)$ に到達する時間である。

以上の結果から、以下のことがわかる。

RC 直列回路に電圧を印加しても、コンデンサにはすぐに電圧がかからない。

時定数 $\tau = RC$ は、このときの遅延時間の指標となる。

13.4 RLC の見方

電気回路の過渡応答は、本章で学習したように、微分方程式を解けばわかる。数値的な予測を必要とする場合には、本章のような取り組みが大切である。しかし、電気回路学を学習したのであれば、ある程度簡単な回路ならば、ぱっと見ただけでその応答の概略を予測できる方が望ましい。そのためには、以下の状況における R 、 L 、 C の応答を理解しておくとい。

- スイッチを入れたり・切ったりした瞬間
電圧や電流の時間変化が極めて大きいときである。交流回路として考えた場合には、極めて周波数が高い状況に対応する。
- スイッチを入れてから十分な時間が経過した後
これは直流の定常状態のことである。

以下では、上記のような状況にあるときに、電気回路屋が抵抗 R 、コイル L 、コンデンサ C をどのように見るのか、について述べる。

• 抵抗 R

理想的な抵抗は、オームの法則からわかるように、電圧や電流の時間変化の程度とは関係がない式で表される。従って、抵抗 R は、如何なる状況であっても抵抗 R として扱う。

• コイル L

コイルの電流電圧特性は、もともとは、電流の変化に対する逆起電力が起源となっている。従って、スイッチを入れた瞬間や、スイッチを切った瞬間という極めて大きな変化を伴うときには、大きな電圧が L にかかることになる。究極の場合を考えると、その電圧によって L には電流が流れなくなるため、開放 (open) と同じと想定するのである。

一方、十分に時間が経過した後は、時間変化の無い直流状態であるから、コイルは単なる導線となる。即ち、短絡 (short) として扱うことになる。

• コンデンサ C

コンデンサは、二つの電極が向かい合ったものである。これに電流が流れ込むと、蓄積された電荷の量に比例した電圧が発生する。抵抗が直列に接続されている場合には、本章で学習したように、 C の電圧が印加電圧と同じになるまでに時間を要する。これは有限の速度で電荷が蓄積されるからである。一方、抵抗が無い C だけを考えて場合には、所要時間ゼロでその電圧になる。これは、無限の速度で電荷が蓄積されることを意味する。見方を変えると、電荷がコンデンサに向かって (あるいは、コンデンサの方へ)、無限の速度で移動することを意味する。これは、抵抗ゼロであることに相当する。従って、スイッチを入れた瞬間や、切った瞬間のコンデンサは、短絡 (short) と同じであると想定するのである。

一方、十分に時間が経過した後は、時間変化の無い直流状態であるから、コンデンサは単なる離れた電極となる。即ち、開放 (open) として扱うことになる。

以上の特性をまとめると、表 13.4 のようになる。

• インピーダンスの式による理解

コイルやコンデンサに対する上述のような見方は、本講義で学習したインピーダンスを表す式からでも理解することができる。

表 13.1 急激な変化を伴うとき、直流定常状態における回路素子の振る舞い。

	Large dv/dt or Large di/dt	Small dv/dt or Small di/dt
R		
L		
C		

• コイル

周波数を ω 、コイルのインダクタンスを L とすると、そのインピーダンス Z_L は、

$$Z_L = j\omega L \tag{13.20}$$

であった。この表式から、

- 変化が激しい場合 (ω が大きい高周波に対応) : インピーダンス $Z_L = j\omega L$ が大きくなる。極端な場合として、 $\omega \rightarrow \infty$ とすれば、

$$Z_L \rightarrow \infty \tag{13.21}$$

となる。即ち、 ω が十分に大きい高周波の場合には、コイルを開放 (open) と見なしてよい、ということになる。

- 変化が緩やかな場合 (ω が小さい低周波に対応) : インピーダンス $Z_L = j\omega L$ が小さくなる。極端な場合として、 $\omega \rightarrow 0$ とすれば、

$$Z_L \rightarrow 0 \tag{13.22}$$

となる。即ち、十分に小さい ω の低周波の場合には、コイルを短絡 (short) と見なしてよい、ということになる。

• コンデンサ

周波数を ω 、コンデンサのキャパシタンスを C とすると、そのインピーダンス Z_C は、

$$Z_C = \frac{1}{j\omega C} \tag{13.23}$$

であった。この表式から、

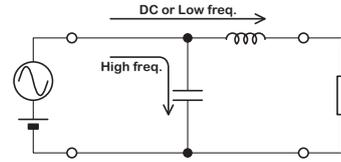


図 13.5 コイルとコンデンサによるローパスフィルタ。

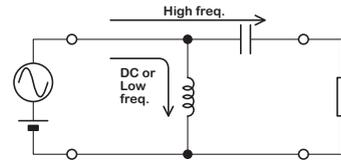


図 13.6 コイルとコンデンサによるハイパスフィルタ。

- 変化が激しい場合 (ω が大きい高周波に対応) : インピーダンス $Z_C = \frac{1}{j\omega C}$ が小さくなる。極端な場合として、 $\omega \rightarrow \infty$ とすれば、

$$Z_C \rightarrow 0 \tag{13.24}$$

となる。即ち、 ω が十分に大きい高周波の場合には、コンデンサを短絡 (short) と見なしてよい、ということになる。

- 変化が緩やかな場合 (ω が小さい低周波に対応) : インピーダンス $Z_C = \frac{1}{j\omega C}$ が大きくなる。極端な場合として、 $\omega \rightarrow 0$ とすれば、

$$Z_C \rightarrow \infty \tag{13.25}$$

となる。即ち、十分に小さい ω の低周波の場合には、コンデンサを開放 (open) と見なしてよい、ということになる。

• ローパス・ハイパス

周波数の異なる信号に対してコイルとコンデンサが上述のような特徴を示すことを利用すると、複数の周波数成分を有する信号から、低周波だけを通過させる回路や、高周波だけを通過させる回路ができる。^{*2} もっともシンプルな例は、図 13.4 及び図 13.4 に示した回路である。

^{*2} 見方によっては、共振回路の性質を利用した回路とみることができる。

豆知識

豆知識

交直混在回路におけるコイルとコンデンサの役割

本章では、表 13.4 に示したように、周波数領域によって、コイルやコンデンサを開放や短絡に置き換えることができることを学習した。直流と交流が混在する回路では、コイルとコンデンサのこうした特徴が利用されており、以下に示すように、利用目的に応じて特別な名称が付けられている。

- チョークコイル

ある端子の信号を別の端子に伝達するとき、交流成分をカットして、直流成分だけを伝達したい場合に、端子間の接続素子として使う。^{*3}

- カップリングコンデンサ

ある端子の信号を別の端子に伝達するとき、直流成分をカットして、交流成分だけを伝達したい場合に、端子間の接続素子として使う。

- バイパスコンデンサ

抵抗に流れる電流のうち、交流成分だけは抵抗をバイパスするようにして流れて欲しい場合に、抵抗と並列に接続して使う。

- 平滑化コンデンサ

ある二端子間の交流電圧の脈動を抑制するために、そこに端子間をまたぐように接続して使う。^{*4}

より実践的な理解のためには、これらがどのような状況で必要になるのかを知っておいた方がよいと思われるので、以下に幾つかの典型的な事例を示した。

- 半波整流回路（平滑化コンデンサとチョークコイル）

コンセントから直接給電出来るのは、正弦波交流であるが、電気・電子デバイスの多くは直流で駆動される。そのため、交流を直流に変換する回路が必要となる。図

^{*3} choke は「詰まらす」などの意味の動詞、もしくは、「詰まらすもの」という意味の名詞。英語では、a choke coil, a choking coil, もしくは a choke という。

^{*4} この用途では、コンデンサが周波数によって「短絡」や「開放」になるという性質が利用されている、というよりも、蓄積された電荷によって電圧を維持できるという性質が利用されている、と見た方が理解しやすい。

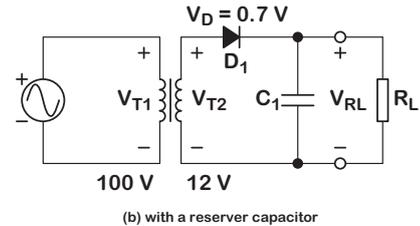
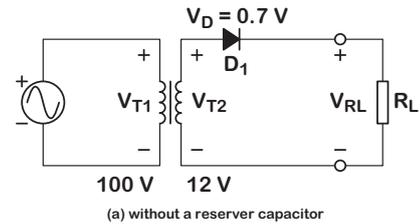


図 13.7 半波整流回路。(a) 平滑化コンデンサ無し。(b) 平滑化コンデンサ有り。

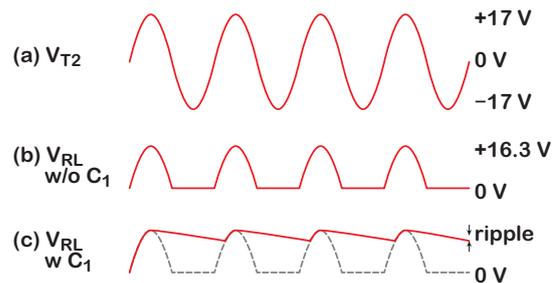


図 13.8 平滑化コンデンサの有無による半波整流回路の各部の電圧波形の違い。

13.7 は、そのような回路の一例であり、 C_1 が平滑化コンデンサである。図 13.8 は、図 13.7 における平滑化コンデンサ C_1 の有無が、負荷抵抗 R_L の電圧 V_{RL} に与える影響を示したものである。

この回路では、まず、第 8 章で学んだ変圧器によって、実効値 100 V の正弦波電圧（コンセントからの電圧）を必要な低電圧（実効値 12 V とする）まで小さくする。次に、ダイオードの整流作用を利用して、図 13.8(b) に示すようにプラスの成分だけにする。正弦波に含まれるマイナス成分を捨てて、プラス成分だけをとることを半波整流という。なお、ダイオードにおける電圧降下が約 0.7 V あるため、半波整流された波形の振幅は、図 13.8(a) に示した整流前の波形の振幅よりも約 0.7 V 程

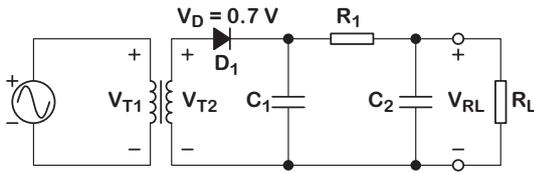


図 13.9 RC 平滑化フィルタ付半波整流回路.

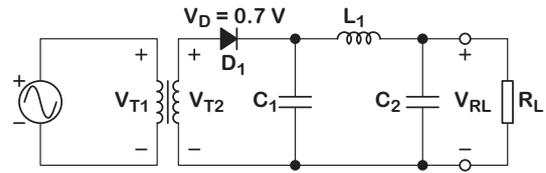


図 13.10 LC 平滑化フィルタ付半波整流回路.

度小さくなる。^{*5}

半波整流によって得られた図 13.8(b) の波形は、まだ脈動しており、直流とはいえない波形である。このような脈動電圧を平滑化して直流電圧に近づけるために、電荷蓄積によって電圧を維持することが可能なコンデンサを並列に接続する。こうした目的で接続されるコンデンサのことを平滑化コンデンサと呼ぶ。図 13.7(b) に示すようにコンデンサを接続すると、負荷に印加される電圧の波形は、図 13.8(c) のようになる。負荷に印加される電圧の脈動は、コンデンサへの電荷蓄積によって抑制される。

しかし、その抑制は完璧ではなく、コンデンサから電荷が（負荷抵抗を通して）放出される時間帯では、電圧が時間とともに減少する。^{*6} この電圧の目減りをリップル (ripple) という。リップルによる電圧降下 ΔV は、近似的には次式で与えられる。^{*7}

$$\Delta V = \frac{V_m}{f C_1 R_L} \quad (13.26)$$

ここで、 f は元の波形の周波数、 V_m は元の波形の振幅である。図 13.8(b) では、 $V_m = 16.3 \text{ V}$ である。このとき、例えば、 $f = 60 \text{ Hz}$ 、 $R_L = 10 \text{ k}\Omega$ 、 $C_1 = 4700 \text{ }\mu\text{F}$ とすると、 $\Delta V = 5.8 \text{ mV}$ となる。上記の近似式はかなり粗い近似式であるため正確ではないが、コンデンサの挿入によってかなり脈動が抑制されることがわかる。

上記のリップルを更に抑制するためには、コンデンサの容量を大きくするか、負荷抵抗を大きくする必要がある。負荷抵抗を勝手に変えるわけにはいかないため、コンデンサの容量を大きくする方策がとられる。といっても、面積を必要とするコンデンサを大きくすれば、それ

だけ回路の中に占めるコンデンサの占有面積も増えるため、コンパクトにまとめるためには、別の方策をとる必要がある。その一例が、図 13.9 に示した RC 平滑化フィルタ付半波整流回路である。 R_1 と C_2 がローパスフィルタとしての役割を果たし、リップルを抑制する。見方を変えると、 R_1 と C_2 は電圧分割回路のような役割を果たすため、リップルによる電圧降下を ΔV とすると、このフィルタを通した後の電圧降下 $\Delta V'$ は、

$$\Delta V' = \Delta V \frac{X_{C2}}{\sqrt{R_1^2 + X_{C2}^2}} \quad (13.27)$$

となる。ここで、

$$X_{C2} = \frac{1}{\omega C_2} \quad (13.28)$$

である。先述の $\Delta V = 5.8 \text{ mV}$ のリップル電圧があったとき、 $R_1 = 100 \text{ }\Omega$ 、 $C_2 = 1000 \text{ }\mu\text{F}$ なる抵抗とコンデンサを接続すると、リップル電圧は $\Delta V' = 1.5 \text{ mV}$ まで抑制される。

上記の方法により、 V_{RL} に重畳する脈動は抑制されるが、 R_1 における電圧降下が直流成分に対しても発生するため、 V_{RL} 全体の大きさが低下することになる。このような電圧の目減りを抑制しつつ、脈動も抑制する方法として、図 13.10 に示したように、 R_1 の代わりにコイルを用いる方法がある。この方式では、電流変動が大きいときにコイルが大きな抵抗として振る舞い、変動が小さいときにはコイルは単なる導線として振る舞う、というチョークコイルとしての性質を用いている。従って、先ほどの抵抗を用いた場合のように、交流と直流の両方に対して電圧の目減りが起こるのではなく、交流（即ち、リップル）に対してだけ電圧の目減りが起こる。先ほどの例題で、 $L_1 = 10 \text{ H}$ とし、 R_1 の代わりに ωL_1 とすれば、LC 回路を用いた場合のリップルは、 $\Delta V' = 4 \text{ }\mu\text{V}$ まで抑制される。しかも、直流成分の電圧の目減りは無い。

但し、いいことづくめではないことに留意されたし。

^{*5} ダイオードの種類によって電圧降下の大きさは異なる。0.7 V はシリコンダイオードの場合における電圧降下の典型値である。

^{*6} 本章で学習したコンデンサと抵抗の直列接続の場合に近い状況である。

^{*7} この導出に関しては、後述の課題を参照されたし。

コイルがコイルとして機能するためには、電圧ではなく電流が必要である。これは、コイルの基本式

$$v(t) = L \frac{d}{dt} i(t) \quad (13.29)$$

からわかると思う。このとき、負荷抵抗 R_L が極めて大きく、ほとんど電流が流れない場合には、電流の大きさが小さいために、 di/dt の大きさも小さいものとなる。即ち、それなりの電流が流れてくれば、仮にチョークコイルを用いたとしても、あまり大きな効能は期待できないのである。

• 全波整流回路

上記の半波整流回路は、ダイオードを1個だけ用いた簡単な整流回路であるため、正弦波交流のマイナス分を捨てていた。図13.11に示すように、ダイオードを4個用いると、捨てていたマイナスの成分も使うことができる。半波整流回路が正弦波の半分を使うのに対し、この場合には、正弦波を全部使うので、このような回路を全波整流回路という。^{*8} このような全波整流回路は、交流を直流に変換するときに広く用いられている。この場合にも、先述のようなLCフィルタを用いたリップル抑制措置をとることができ、一般によく用いられている。

• トランジスタ増幅回路（カップリングコンデンサとバイパスコンデンサ）

トランジスタは電子回路学での学習項目であるが、そこで使われるトランジスタ以外の回路素子は、電気回路学で学習した素子となる。ここでは、カップリングコンデンサとバイパスコンデンサを例にとって、電子回路において電気回路素子がどのように使われるのかを述べる。ここではトランジスタの動作に関する詳細には触れないので、電子回路学を学習する段階になって、抵抗やコンデンサの役割を再度復習するときに、改めてこの節を見直して頂くとよいと思う。

図13.12は、電子回路学にて学習することになるエミッタ接地トランジスタ増幅回路の一例であり、入力した微小信号 v_{in} を増幅して v_{out} として出力する回路である。^{*9} トランジスタについて学習するとわかるのだが、

^{*8} 4個のダイオードで構成されている四角形の回路をダイオードブリッジという。ダイオードブリッジ単独でも全波整流回路と呼ばれる場合がある。

^{*9} トランジスタ（厳密にはバイポーラトランジスタ）は電流増幅素

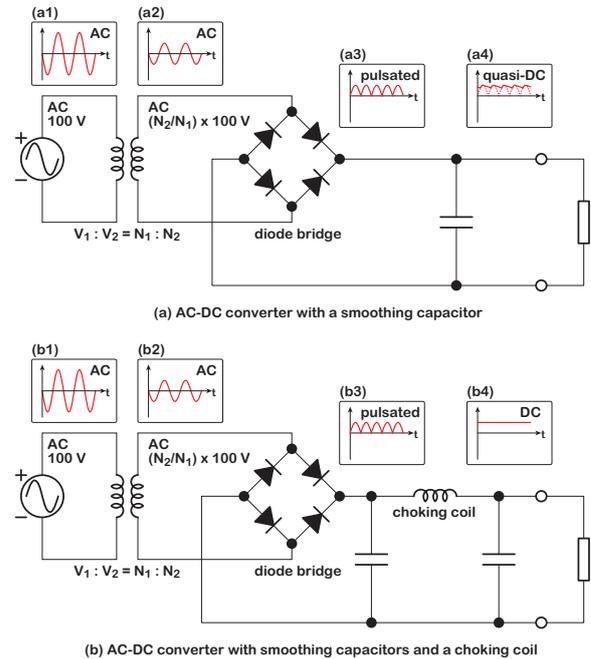


図13.11 (a) 全波整流回路（平滑化コンデンサのみ）、(b) 全波整流回路（LCフィルタ付）。

増幅素子としての所望の動作をトランジスタにさせるためには、微小信号を入力するベース端子Bに適当な直流バイアス電圧が印加されていなければならない。即ち、ベース端子Bに入力すべき電圧は、直流バイアス電圧と微小信号が重畳した電圧でなければならないのである。

図13.12では、その直流バイアス電圧をベース端子Bに与えるために、 $V_{CC} = +10V$ の電池から供給される直流電圧を抵抗 R_1 と R_2 で分割して与えている（+1.8Vになる）。この電圧に、増幅したい微小信号電圧 v_{in} を重畳させたいのだが、 v_{in} をベース端子Bに直結するとマズイことが起こる。なぜなら、 v_{in} が0Vを中心に振動しているので、 v_{in} をベース端子Bに直結すると、ベース端子Bの平均的な直流バイアス電圧が0Vになってしまうからである（せっかくバイアス電圧を印加しよう

子なので、本来は、電圧が増幅されるという見方はよろしくない。くどい言い方になるが、より厳密には、「ベースに印加された微小交流電圧による微小ベース交流電流を h_{FE} 倍したものがコレクタ側の交流電流として流れ、それが負荷抵抗を流れることによって、負荷側にベース側の微小交流電圧を増倍したような交流電圧が発生する」という言い方になる。ここでは、交流が重畳しているときの「電圧」（バイアス電圧）のかけ方について説明しているので、あえて電流ではなく電圧を主人公のようにして述べているが、バイポーラトランジスタの本当の主人公は電流である。

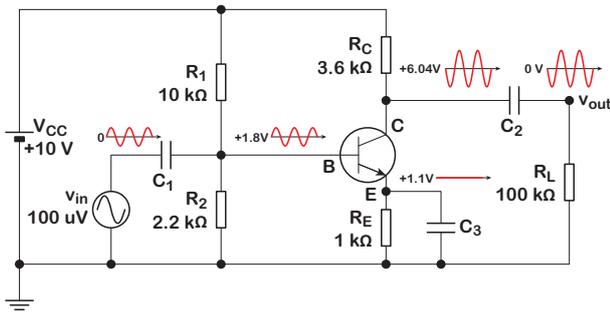


図 13.12 電圧分割バイアス式増幅回路の例.

としたのに).

このとき、ベース端子 **B** のバイアス電圧をかき乱すことなく v_{in} を加えるために用いられるのが **カップリングコンデンサ** である. 図中の C_1 がそれである. 適切な容量のカップリングコンデンサ C_1 を介して v_{in} をベース端子 **B** に接続すると、直流成分にとっては、カップリングコンデンサは「開放」と同等となるので、 v_{in} が接続されていないのと同様となる. 即ち、ベース端子 **B** の直流バイアス電圧を乱すことがない. 一方、交流成分である微小信号にとっては、カップリングコンデンサ C_1 の部分は「短絡」(直結) と同等になるため、ベース端子 **B** にその微小信号 v_{in} が伝達される. これにより、ベース端子 **B** の電圧は、バイアス電圧 (+1.8 V) と微小信号 v_{in} が重畳した所望の電圧となる. どれくらいの容量のコンデンサを接続すればよいか、については本章末の課題としたので、各自にて確認して欲しい.

このようなカップリングコンデンサは、増幅回路の出力段にも存在する. 図中の C_2 がそれである. トランジスタについて学習するとわかるのだが、コレクタ端子 **C** の電圧 (増幅された電圧) には、直流バイアスが重畳している. これに対し、一般には、負荷抵抗 R_L に印加する電圧は、0 V を中心にして振動していることが望まれる. 従って、コレクタ端子 **C** の電圧を負荷抵抗 R_L に直結すると、望みの状態にはならないのである.

望みの状態にするためには、同図のようにカップリングコンデンサ C_2 を介してコレクタ端子 **C** と負荷抵抗を接続すればよい. 直流成分にとっては、カップリングコンデンサは「開放」と同等であるから、コレクタ端子 **C** と負荷抵抗 R_L は接続されていないのと同様となる. 一方、交流成分 (増幅された信号) にとっては、カップリングコンデンサは「短絡」と同等であるから、増幅され

た信号だけは、ちゃんと負荷抵抗 R_L に伝達される. これにより、負荷抵抗の電圧は 0 V を中心として振動する電圧となる.

なお、図 13.12 には、もう一つのコンデンサ C_3 があり、トランジスタのエミッタ端子 **E** に接続された抵抗 R_E と並列に接続されている. これが、**バイパスコンデンサ** と呼ばれているものである. R_E は、トランジスタを増幅素子として機能させるために必須の抵抗ではないのだが、トランジスタの直流バイアス電圧が安定するという効果があるために接続されている.^{*10} 但し、この R_E だけをエミッタ端子 **E** に接続すると、マズイことが生じる. なぜなら、この R_E だけがエミッタ端子に直列接続されると、増幅回路の入力端子であるベース端子 **B** から右側を見たときの入力抵抗が R_E だけ増えることになるため、ベース端子 **B** からエミッタ端子 **E** に流れる交流電流 (増幅したい信号の電流) が、大幅に減少してしまうからである.^{*11} これにより、実効的な増幅率が下がってしまうことになる. バイパスコンデンサ C_3 は、この問題を回避するために接続される. 適切な容量のバイパスコンデンサを接続すると、直流成分にとっては、コンデンサは「開放」と同等であるから、接続していないのと同様となる. 一方、交流成分にとっては、コンデンサは「短絡」と同等であるから、 R_E の両端を導線で接続したのと同様となる. 即ち、交流成分にとっては、エミッタ端子 **E** が R_E を介さずに接地されているのと同様となる. これにより、直流バイアスに関する成分は R_E の効能を享受し、かつ、交流成分にとっては R_E が無いような状態を実現しているのである. これについても、どれくらいの容量のコンデンサを接続すればよいか、については、章末の課題としたので、各自にて確認して欲しい.

^{*10} トランジスタの直流バイアス電圧は、いくつかの要因によりシフトしてしまう可能性を有している. R_E を入れると、ベース・エミッタ間に印加される電圧が減ることになるが、負帰還が働くことによって、バイアス電圧のシフトを抑制してくれる. 詳しくは、電子回路学で学習されたし.

^{*11} ベース・エミッタ間に印加される直流バイアス電圧も減少するが、これについては、予め設計時に減少分を考慮して電圧をかければよい. しかし、どんな信号がくるかわからない入力信号については、予め措置することができないため問題となる. なお、 R_E によるベース・エミッタ間の電圧減少については、章末のバイパスコンデンサに関する課題でものべているので、そちらも参照されたし.

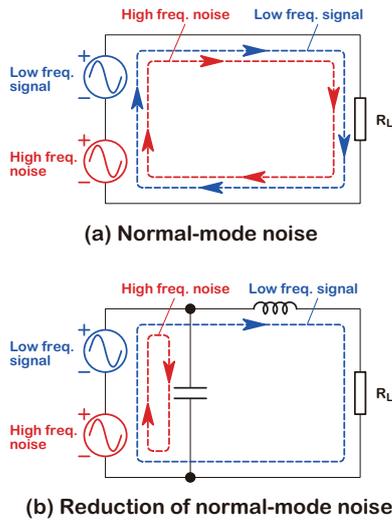


図 13.13 (a) ノーマルモードノイズの概念図と, (b) その対策.



図 13.14 ノーマルモードノイズが機器に侵入することを防ぐ対策が施された交流電源レセプタブル (Schaffner FN9222) [1]. パソコンを含む精密機器の電源入力端子としてよく見かけるであろう.

• ノイズ除去 (RL フィルタとチョークコイル)

電気製品を駆動する場合, 一般にはコンセントから電源をとる. このとき, 製品側は, 単純な正弦波の電圧が印加されることを期待している. しかし, 雷などの原因によって, ノイズ, 即ち, 急峻に変化する電圧が重畳することがある. その重畳電圧の大きさが大きいと, 電気製品が破損する可能性がある. このようなノイズを電気製品側に伝達しないようにするためにコイルが用いられている. ノイズには, 以下の二つがあり, それぞれに応じて, コイルの使い方が異なる.

• ノーマルモードノイズ (normal-mode noise)

図 13.13(a) に示すように, 回路のどこかにノイズ源があり, それが導線を通して伝達される場合に生じる. この場合, 往路も復路も, 信号とノイズの向きが同じとなる. ディファレンシャル (差動) モード

ノイズ (differential-mode noise) とも呼ばれる.

• コモンモードノイズ (common-mode noise)

図 13.15(a) に示すように, 往路と復路の両方が同じようにノイズの影響を受ける場合に生じる. この場合, 往路と復路では, 信号とノイズの向きが逆になる.

一般に, ノイズは, 本来回路に流れるべき信号よりも高周波であることが多い. そのため, 上記のようなノイズに対する対策としては, 回路の中にある高周波成分を負荷に伝達しないようにする, という方法がとられる. 以下では, その具体例を説明する.

• ノーマルモードノイズ対策

ノーマルモードノイズを除去したい場合には, 図 13.13(b) に示すように RL フィルタを電源と負荷の間に設ける. 本章で学習したように, 高周波にとってのコンデンサは「短絡」に近いのに対し, コイルは「開放」に近い. 一方, 低周波にとってのコンデンサは「開放」に近いのに対し, コイルは「短絡」に近い. 従って, 高周波のノイズは, 図 13.13(b) のように, コンデンサ側の回路を通り, コイル側 (負荷側) の回路を通らない. 一方, 低周波の信号は, コンデンサ側の回路は通らず, コイル側 (負荷側) の回路をちゃんと通る. これにより, 負荷 R_L には, 本来の信号である低周波成分だけが伝達されることになる.

• コモンモードノイズ対策

コモンモードノイズの場合には, 図 13.15(b) に示すように, コモンモードチョークコイルと呼ばれるコイルを用いる. コモンモードチョークコイルとは, 本講義で学習した変成器 (トランス) の一種であるが, 使い方 (つなぎ方) が異なることがわかる. このように接続すると, チョークコイルは, 図 13.16 に示すように, 往路と復路で流れる向きが同じコモンモードノイズに対してはコイルとして機能する. 即ち, 高周波成分のノイズをカットする役割を果たす. 一方, 往路と復路で流れる向きが反対の信号に対しては, 磁束が打ち消しあうために, コイルとしては機能せず, たんなる導線として働く. 従って, 信号に影響を与えることなく, コモンモードノイズを除去できる. 参考までに, コモンモードチョークコイ

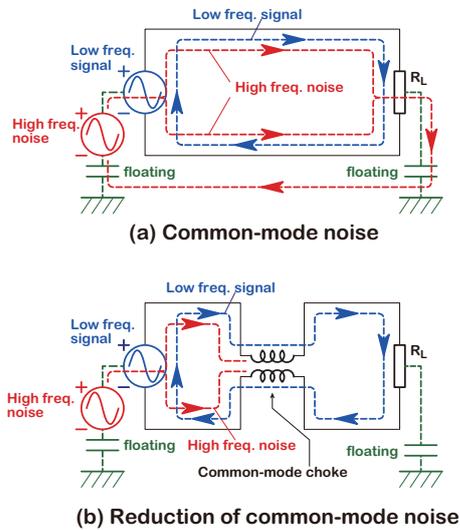


図 13.15 (a) コモンモードノイズの概念図と, (b) その対策.

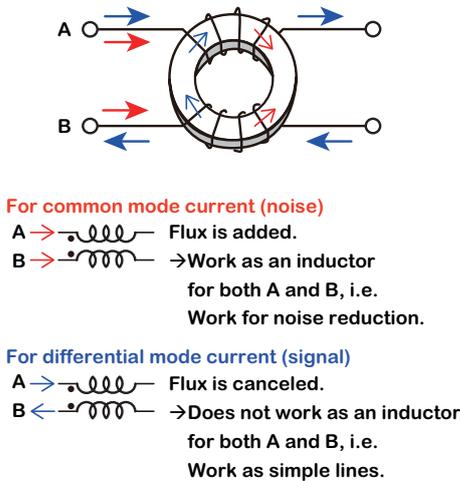


図 13.16 コモンモードチョークコイルの作用.



図 13.17 コモンモードチョークコイルの概観 (Schaffner RB series) [1]. プリント基板の上に乗っているのを見たことがある人もいるであろう.

ルの概観を図 13.17 に示した.

豆知識

集積回路の多層配線

計算機に内蔵されている図 13.18 のような CPU (central processing unit) が, 膨大な数のトランジスタを組み込んだ超大規模集積回路 (ultra large scale integrated circuits; ULSI) の一種であるということは, 電子・物理工学科を受験した人であれば知っていると思う.

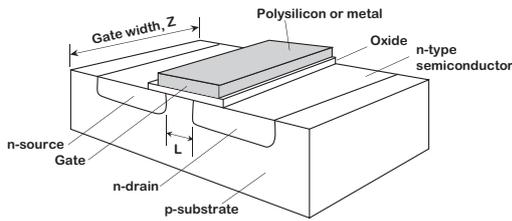
この CPU の動作速度が速いほど, 単位時間当たりに処理できる情報量が多くなる. かつては静止画像を扱うのが精一杯であったものが, 今や動画や三次元画像も画面に描画できるようになったのは, CPU の処理速度の向上や, 新たに画像処理専用に使われるようになった GPU (graphics processing unit) の処理速度の向上による.

集積回路の信号処理の速さは, "0"と"1"の情報を単位時間当たりになんだけ多く処理できるか, という CPU のクロック周波数によって決まる. 従って, パソコンなどを選ぶときには, CPU のクロック周波数が高いものほど処理速度が速く, それだけ価格も高額となっている.

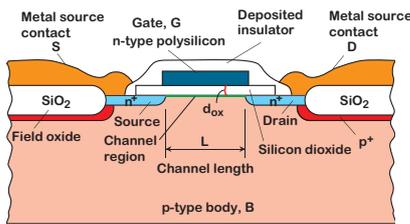
"0"と"1"の切り替え速度は, 図 13.19 に示した信号処理の心臓部であるトランジスタ (metal oxide semiconductor field effect transistor (MOS FET)) の ON と OFF の切り替え速度によって決まる. MOS FET では, ゲートに印加する電圧を制御することによってチャネルに電流を流す・流さないを制御する. この切り替え時間は, 電流の担い手であるキャリア (電子や正孔) が



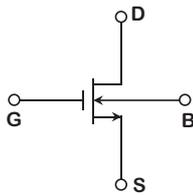
図 13.18 Intel Core i7 の外観 [2]. 外観だけ見ても単なるパッケージである.



(a)



(b)



(c)

図 13.19 MOS FET の (a) 鳥瞰図, (b) 断面図, 及び (c) 回路記号.

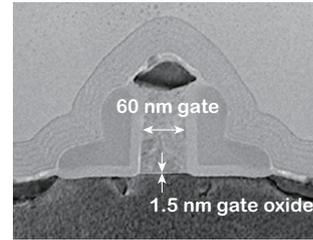


図 13.21 60 nm 世代の MOS FET の断面写真 [3].

MOS FET のゲート電極直下のチャネル部を通過する時間 (ゲート遅延時間) で決まる. 従って, チャネル部の長さを短くすれば切り替え時間が速くなる. 即ち, 信号処理の高速化は, トランジスタの微細化によって達成されてきた.

図 13.20 は, 年ごとに微細化してきた MOS FET の特性長 (~チャネル長) とクロック周波数の変遷を示したものである. 微細化は年々順調に進んでいのがわかる. 参考までに, 60 nm 世代の MOS FET の断面写真を図 13.21 に示しておく [3]. 一方, クロック周波数については, ある時点から頭打ちになっていることがわかる.

ここでは, 何故このような頭打ちになってしまったのか, を本章で学習した過渡現象と関連付けて説明する.

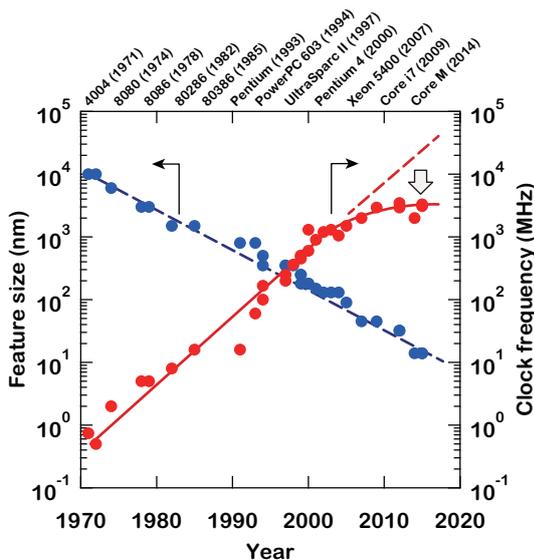


図 13.20 CPU のトランジスタの微細化とクロック周波数の変遷 [2].

CPU を適切に動作させるためには, トランジスタを適切に配線しなければならない. 極めて多数のトランジスタを限られた面積の中で配線するために, 図 13.22 に示すような多層配線が利用されている [4]. この電子顕微鏡写真は, 完成した多層配線の配線間絶縁体をエッチングによって除去し, 配線だけを残して撮影されている. これにより, 多層配線の様子を判りやすくしている. *12

この電子顕微鏡写真から, 多層配線の断面の基本的な構造を描くと 図 13.23 に示すような模式図のようになる. 即ち, 上下左右に隣り合った配線はコンデンサの構造を形成しているのである. また, 配線自身にも抵抗があるため, 集積回路の配線を電気回路として扱うときには, 抵抗とコンデンサが入り交じった回路として扱うこ

*12 この写真の色は, 素人ウケするように後から人為的に着色されたものである. 物理学を学んだ者であれば, 可視光の波長より小さい電子波を使って観測したら物体にこんな色が付くはずがない, ということを見抜いて欲しい.

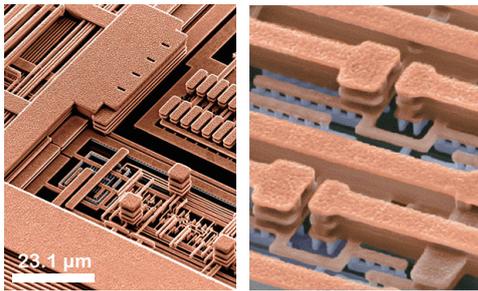


図 13.22 IBM の多層配線の電子顕微鏡写真 [4]. エッチングによって配線間の絶縁膜を除去した後の写真.

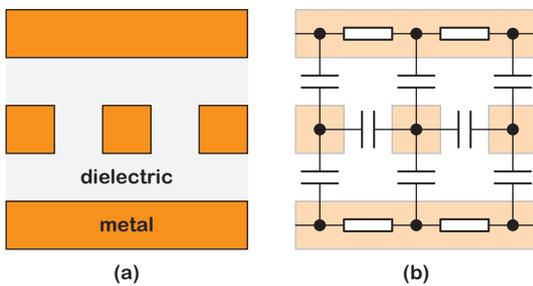


図 13.23 単純化した多層配線断面の模式図.

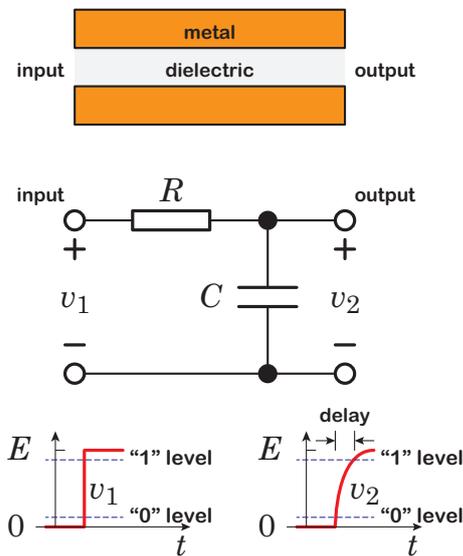


図 13.24 多層配線の基本構造の等価回路.

となる。但し、図 13.23 に示した回路のままでは解析が困難である。ここでは、上下、または左右で隣り合った二つの配線だけに注目する。すると、図 13.24 のような回路、即ち、本章で学習した RC 直列回路となる。

論理回路は、“0”と“1”の情報をやりとりすることで情報

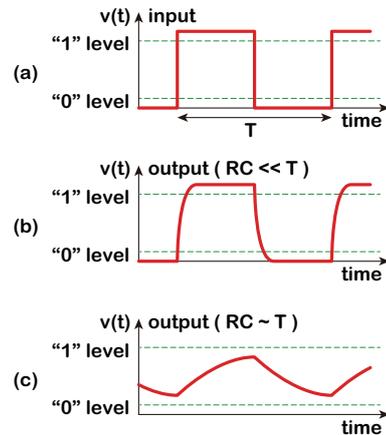


図 13.25 配線間容量による信号遅延が“0”/“1”情報伝達に及ぼす影響.

処理を行うが、集積回路では、トランジスタの ON/OFF によって変化する電圧信号を他のトランジスタ等に伝達することによってこの情報処理を行う。このとき、信号伝達用の配線は、既に示したように、必ず図 13.24 に示した構造になる。 $t = 0$ でこの回路の入力端子の電圧が 0 から E に変化した場合、入力端子側では $t = 0$ で論理値が“0”から“1”に変化したことになる。しかし、本章で学習したように、この回路において、入力側の電圧が 0 から E に変化したとしても、出力側の端子間の電圧はすぐには E に到達せず、次式のように変化する。

$$v_2(t) = E(1 - e^{-t/\tau}). \tag{13.30}$$

ここで、 $\tau = RC$ である。即ち、入力端子側の信号の変化が出力端子側に反映されるのに遅延時間が伴う。このような遅延のことを RC 遅延と呼んでいる。

上記のような RC 遅延時間を伴う信号伝達回路の場合、クロック周波数の周期 T が $\tau = RC$ よりも十分に大きい $RC \ll T$ の場合には、図 13.25(b) に示すように、多少の遅れ時間を伴うが、出力側でも正常に“0”と“1”の切り替えがなされる。しかし、高周波数化によって T が RC に近づくと、図 13.25(c) に示すように、入力側の変化が出力に反映されなくなる。即ち、情報処理デバイスとして機能しなくなる。これが、CPU のクロック周波数の頭打ちの原因である。

こうした頭打ちを打開するために各種の施策が実施された。その中で、現在の CPU に採用されている施策内容を以下に紹介する。RC 遅延については、電気回路に

関する知識があれば理解できたが、以下に述べる施策内容の一部については、電磁気学に関する知識が必要となるので、各自にて学習して欲しい。

豆知識

Cu 配線と低誘電率配線間絶縁体

前節で述べた RC 遅延の影響を低減するための方策の一つは極めて単純であり、以下のような方策である。

- R を小さくする
- C を小さくする

• R を小さくする

抵抗 R は、配線材料の抵抗率を ρ 、断面積を S 、長さを L とすると、

$$R = \rho \frac{L}{S} \quad (13.31)$$

で表される。従って、 R を小さくするために行うことのできる施策は以下の三つである。

L 配線を短くする

二箇所を配線でつなぐ距離は、ULSI の微細化によって短くなる。従って、微細化をそのまま歓迎すればよいはずである。

S 配線を太くする

配線の太さは、ULSI の微細化によって細くなる。従って、微細化に伴って何らかの別の対策をする講じる必要がある。なお、図 13.26 に示したように [3]、多層配線の最下層には高密度に実装されたトランジスタが存在するため、それらを配線するために配線は細くなる。しかし、上層についてはそうした制限が無いので、他の制限事項を考慮した上で、可能な限り太い配線が用いられている。

ρ 低抵抗率の配線材料を使う

上記の何らかの別の対策がこれにあたる。現存の金属材料の中から、より抵抗率の小さい材料で、かつその他の要求事項を満たす材料を選定することになる。なお、究極の方策として、抵抗ゼロの超伝導を用いるという施策も考えられる。^{*13}

^{*13} 現時点では、超伝導を利用するためには極低温への冷却が必要となり、費用がかかりすぎる。しかし、デバイスの微細化と高密度化が進行すれば、単位面積当たりの消費電力が尋常ではな

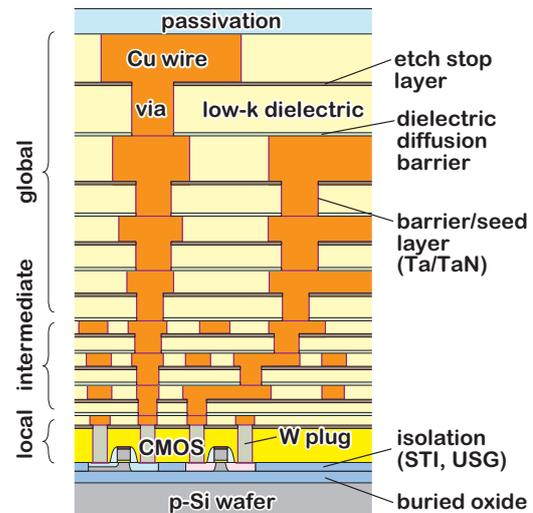


図 13.26 多層配線における階層構造。

集積回路の黎明期から用いられていた配線材料は、抵抗率が $\rho = 2.8 \mu\Omega \text{ cm}$ の Al であった。Al よりも抵抗率の小さい材料として、Au ($2.4 \mu\Omega \text{ cm}$)、Cu ($1.7 \mu\Omega \text{ cm}$)、Ag ($1.6 \mu\Omega \text{ cm}$) が挙げられる。これらの材料のコスト、プロセス整合性、信頼性などが検討された結果、Cu が利用されるようになった [5]。

なお、近年では、トランジスタ周辺のローカル配線と、遠方まで伸びるグローバル配線とは、課せられる制限や可能な施策が異なることから、それらを区別した施策が検討されている。特に、オンチップメモリとの接続を担う配線などのグローバル配線については、RC 遅延や配線間のクロストークの問題を回避できる光インターコネクタなどの施策が検討されている [6]。

• C を小さくする

C を小さくするための方策を考えるためには、電磁気学に関する知識を有している必要がある。電磁気学によると、コンデンサの容量 C は、

$$C = \frac{\epsilon_r \epsilon_0 S}{d} \quad (13.32)$$

で与えられる。ここで、 ϵ_r は配線間の絶縁体の比誘電率、 ϵ_0 は真空の誘電率、 d は配線間の距離、 S はコンデンサの面積（即ち、配線の側面の面積）である。従って、

くなるため、超伝導配線でなくても大規模な冷却装置が必要となるはずであろう。同じ冷却が必要ならば、超伝導にしてもコスト的にはトントンになるのでは？という発想もあるかと思われる。

C を小さくするために講じることのできる施策は以下の三つである。

S 断面積を小さくする

これは配線を細くすることに対応するため、先述の配線を太くしたい、という要求と逆である。但し、配線が対向しない面については、太くてもかまわない。また、後述の配線間距離が十分広い場合には、断面積に関する制約はある程度緩和されるので、太い配線でもかまわない。

d 配線間隔を広くする

これは微細化とは逆行する。特に、多層配線の最下層は、高密度に実装されたトランジスタに近いので、それらを接続するための配線の間隔はどうしても狭くなってしまふ。但し、トランジスタから遠く離れた上層の配線については、配線間の隙間を大きくすることが可能である。

ϵ_r 低誘電率の絶縁体を使う

上記二つの施策とは異なり、この施策は他の要因と干渉しない唯一の逃げ道となっている。

集積回路の黎明期から用いられていた絶縁体は比誘電率が 4 の SiO_2 である。そのため、これよりも小さい比誘電率を持つ低誘電率材料 (**low- k** 材料と呼んでいる) の探索もしくは開発が始まった。なお、図 13.26 に示したように、多層配線の階層の上層部の配線については、場所に余裕があるため、縦方向や横方向の d を広くするという方策がとられている。^{*14}

R を小さくする施策と比較すると、 C を小さくするための施策には、実は限界がある。抵抗率については、超伝導を用いれば、究極的にはゼロにできる。^{*15} 一方、比誘電率についてはゼロにすることはできない。最も小さい比誘電率の値は "1" であり、その値を示す材料は固体ではなくガス (または真空) しかない。冒頭で示したように、配線間が空隙になっている状態の多層配線が究極の姿である。しかし、それでも R が有限である限り、 $\tau = RC$ はゼロにはならない。また、そのようなことをすれば機械的強度が無くなってしまふという問題も

^{*14} 配線の断面積が大きくなることにより、コンデンサの面積が大きくなってしまふので、それによる C の増加を抑えるためにも d を広くする必要がある。

^{*15} R がゼロであれば、 C が如何なる値であっても $\tau = RC$ はゼロとなり、 C について気にする必要がなくなる、というメリットもある。

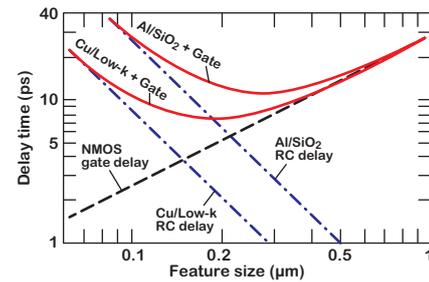


図 13.27 微細化によるゲート遅延と RC 遅延の変化 [7].

ある。従って、何らかの固体の絶縁物で配線間を埋めておく必要がある。固体物質で比誘電率の低い材料の典型例は有機高分子であり、その比誘電率は 2~3 である。しかし、集積回路の製造工程における配線形成行程では数百度の加熱を伴うため、一般的な高分子はその温度に耐えることができない。現時点では、無機系の SiO_2 と有機系を混在させ、機械的強度や耐熱性をある程度維持し、かつ、比誘電率も SiO_2 よりはある程度低い、というハイブリッド膜で我慢しているのが現状である。

図 13.27 は、従来の Al ($\rho = 2 \mu\Omega \text{ cm}$) と SiO_2 ($\epsilon_r = 4$) による配線の場合と、 Cu ($\rho = 3 \mu\Omega \text{ cm}$) と **Low- k** 材料 ($\epsilon_r = 2$) による配線の場合の遅延時間と素子寸法との関係を図示したものである [7]。トランジスタの寸法の微細化を進めると、ゲート遅延時間についてはいくらかでも小さくなる。しかし、配線が関与した全体の遅延時間については、RC 遅延が重畳するために、あるところまでしか小さくならない。配線に Al を用い、絶縁体に SiO_2 を用いた場合には、素子寸法が $0.3 \mu\text{m}$ ぐらいから微細化の効果が無くなる。これに対し、配線に Cu を用い、絶縁体に $\epsilon_r = 2$ の **Low- k** 材料を用いた場合には、 $0.2 \mu\text{m}$ まで微細化による高速化が図れることがわかる。しかし、 $0.2 \mu\text{m}$ よりも小さくなると、もはや、微細化しても高速化は図れないこともわかる。

こうした CPU の高速化の頭打ちが顕在化したことにより、CPU メーカーは、現在可能な最良の施策として、別の解決策を講じるようになった。それがマルチコアの CPU の開発である。要するに、一つのチップの中に複数の CPU を組み込み、それらを連動させる方式である。純粋に CPU の処理速度が速くなったわけでは無いので、単純な数値計算などは速くならない。しかし、関連の無い複数のアプリの同時稼働や、並列演算が可能な画像処理のような場合には高速化が可能となる。

課題 リップルの近似式

図 13.28(a) 及び図 13.28(b) に示した半波整流回路と全波整流回路におけるリップルの近似式が次式で与えられることを示せ. なお, ダイオードの電圧降下は無視してよい.

- (a) 半波整流の場合

$$\Delta V = \frac{V_m}{fRC} \quad (13.33)$$

- (b) 全波整流の場合

$$\Delta V = \frac{V_m}{2fRC} \quad (13.34)$$

ここで, f は整流前の波形の周波数である.

略解

- 半波整流の場合

半波整流の場合の元の波形と整流された波形は, 図 13.29(a) のようになる. ここで, 以下のような近似を行う [8].

- 時刻 t_1 とそのときの電圧
厳密には, t_1 は元の波形が極大になる時刻よりも遅い(右側になる)が, 元の波形が極大となる時刻であると近似する.
- 時刻 t_2
厳密には, t_2 は元の波形が再び極大になる時刻よりも早い(左側になる)が, 元の波形が再び極大となる時刻であると近似する.

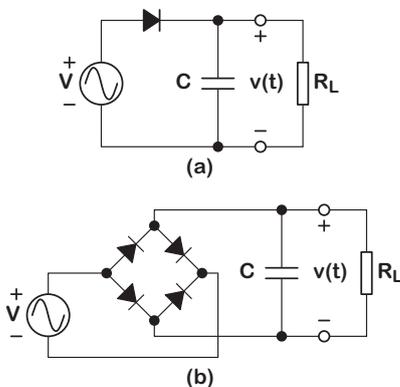


図 13.28 リップル近似式に関する問題の (a) 半波整流回路と (b) 全波整流回路.

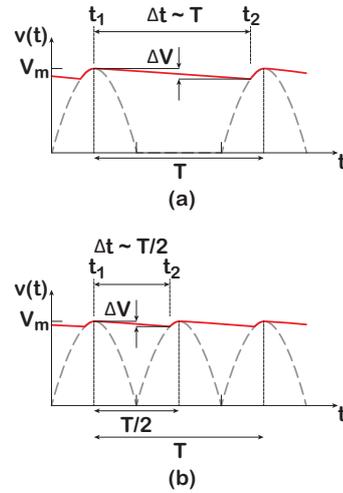


図 13.29 リップル近似式を求めるための波形. (a) 半波整流の場合. (b) 全波整流の場合.

これらの近似は, 電圧の目減りがそれほど大きくない状況であれば, 良い近似を与える (RC 時定数が十分大きければよい). これらの近似により, リップルによる電圧の目減りは, 本章で学習した RC 回路の過渡現象に帰着させることができる. 即ち, $t = t_1$ で $v = V_m$ のコンデンサの電圧が, $t = t_2$ においてどれだけ低下するかを求めればよい.

$\Delta t = t - t_1$ とすると, RC 回路の過渡現象で学習したように, コンデンサの電圧は, 次式に従って, 指数関数的に減少する.

$$v(t) = V_m \exp\left(-\frac{\Delta t}{RC}\right). \quad (13.35)$$

RC が十分に大きいことから, 指数関数をテーラー展開して第 2 項までで近似すると, 次のようになる.

$$\begin{aligned} v(t) &= V_m \left(1 - \frac{\Delta t}{RC} + \frac{1}{2} \left(\frac{\Delta t}{RC}\right)^2 - \dots\right) \\ &= V_m \left(1 - \frac{\Delta t}{RC}\right). \end{aligned} \quad (13.36)$$

先の近似より, 電圧の目減り ΔV は, $t = t_1$ と $t = t_2$ のときの電圧の差であるから,

$$\Delta V = V_m \frac{T}{RC} \quad (13.37)$$

となる. $f = 1/T$ を用いれば, 以下のように求めるべき式が得られる.

$$\Delta V = \frac{V_m}{fRC}. \quad (13.38)$$

• 全波整流の場合

全波整流の場合の元の波形と整流された波形は、図 13.29(b) のようになる。このときのリップルによる電圧低下を求める論理は、先ほどと同じであり、 $T \rightarrow T/2$ の置き換えをするだけである。従って、以下のようになる。

$$\Delta V = \frac{V_m}{2fRC}. \quad (13.39)$$

課題 カップリングコンデンサの適切な容量

図 13.30(a) に示すように、直流と交流が重畳した電圧を抵抗 R に印加する際に、コンデンサ C がカップリングコンデンサとして機能するための実用的な指標として、「10:1」ルールというものがある [9]。これは、

$$X_C < \frac{R}{10} \quad (13.40)$$

であればよい、というルールである。ここで、

$$X_C = \frac{1}{\omega C} \quad (13.41)$$

はコンデンサのリアクタンスであり、 ω は交流成分の角周波数である。このルールに従って C を選定すれば、それがカップリングコンデンサとしての機能を十分に果たすことを確認せよ。

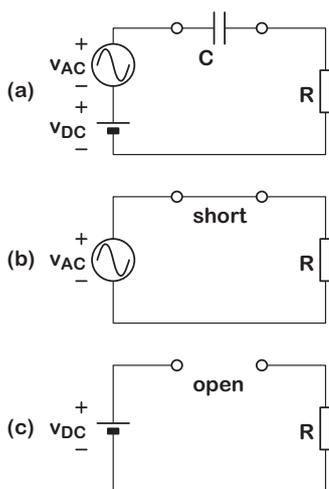


図 13.30 カップリングコンデンサ。(a) 交流と直流が重畳した電圧をコンデンサと抵抗の直列接続に印加する回路。(b) 十分に周波数の高い交流成分にとっての等価回路。(c) 直流成分にとっての等価回路。

略解

「10:1」ルールに従って選定したコンデンサ C を用いると、 RC 直列回路全体に印加される交流電圧のほとんどが抵抗 R に印加される、ということを確認すればよい。 RC 直列回路全体のインピーダンス Z の大きさは、

$$|Z| = \sqrt{R^2 + X_C^2} \quad (13.42)$$

である。ここで、「10:1」ルールから、

$$X_C = \frac{R}{10} = 0.1R \quad (13.43)$$

とすると、

$$|Z| = \sqrt{R^2 + (0.1R)^2} = 1.005R \quad (13.44)$$

となる。従って、抵抗 R に印加される交流電圧の比率は、直列接続時の電圧分割の関係を使って、以下のよう求められる。

$$\frac{R}{|Z|} = \frac{1}{1.005} = 0.995 = 99.5\%. \quad (13.45)$$

この結果から、交流成分については、 Z に印加された電圧のほとんどが抵抗 R に印加されることがわかる。即ち、「10:1」ルールを満たすとき、交流にとっては、図 13.30(b) に示したように、コンデンサが無いのと同等となる。

例えば、周波数 $f = 20 \text{ Hz}$ ($\omega = 126 \text{ rad/s}$) の交流を想定し、 $R = 2 \text{ k}\Omega$ とすると、カップリングコンデンサ C の容量としては、おおよそ、

$$C > 40 \mu\text{F} \quad (13.46)$$

であればよい、ということになる。

課題 バイパスコンデンサの適切な容量

図 13.31(a) に示すように、直流と交流が重畳した電圧を抵抗 R に印加する際に、コンデンサ C がバイパスコンデンサとして機能するための実用的な指標として、「10:1」ルールというものがある。^{*16} これは、

$$X_C < \frac{R}{10} \quad (13.47)$$

であればよい、というルールである。ここで、

$$X_C = \frac{1}{\omega C} \quad (13.48)$$

^{*16} カップリングコンデンサの場合と同じである。

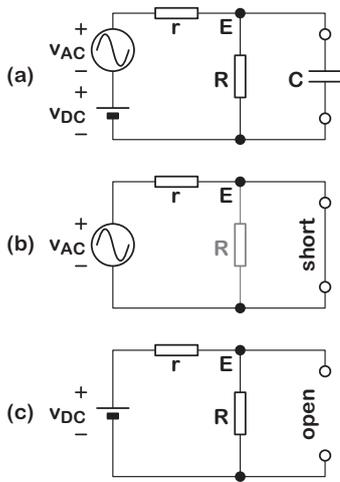


図 13.31 バイパスコンデンサ. (a) 交流と直流が重畳した電圧をコンデンサと抵抗の並列接続に印加する回路. (b) 十分に周波数の高い交流成分にとっての等価回路. (c) 直流成分にとっての等価回路.

はコンデンサのリアクタンスであり、 ω は交流成分の角周波数である. このルールに従って C を選定すれば、それがバイパスコンデンサとしての機能を十分に果たすことを確認せよ. なお、 r は電源側の内部抵抗である. 図 13.31 の節点 E をトランジスタのエミッタ端子と考えると、 r はベース・エミッタ間 (の抵抗) に相当する.

略解

「10:1」ルールに従って選定したコンデンサ C を用いると、 RC 並列回路全体に流れる交流電流のほとんどがコンデンサ C に流れる、ということを確認すればよい. RC 並列回路全体のアドミタンス Y の大きさは、

$$|Y| = \sqrt{\frac{1}{R^2} + \frac{1}{X_C^2}} \quad (13.49)$$

である. ここで、「10:1」ルールから、

$$X_C = \frac{R}{10} \quad (13.50)$$

とすると、

$$|Y| = \sqrt{\frac{1}{R^2} + \frac{10^2}{R^2}} = \frac{\sqrt{101}}{R} \approx \frac{10.05}{R} \quad (13.51)$$

となる. 従って、コンデンサに流れる交流電流の比率は、並列接続時の電流分割の関係を使って、以下のよう

に求められる.

$$\frac{1/X_C}{|Y|} = \frac{10/R}{10.05/R} = 0.995 = 99.5\%. \quad (13.52)$$

この結果から、交流成分に関しては、 Y に流れる電流のほとんどがコンデンサ C に流れることがわかる. 即ち、「10:1」ルールを満たすとき、交流にとっては、図 13.30(b) に示したように、抵抗 R を抵抗ゼロの導線でバイパスしたのと同等となる.

例えば、周波数 $f = 20 \text{ Hz}$ ($\omega = 126 \text{ rad/s}$) の交流を想定し、 $R = 1 \text{ k}\Omega$ とすると、バイパスコンデンサ C の容量としては、おおよそ、

$$C > 80 \mu\text{F} \quad (13.53)$$

であればよい、ということになる.

なお、バイパスコンデンサの有無による上記のような違いは、以下のように解釈することもできる. 即ち、抵抗 R がバイパスされていないときは、抵抗 r に印加される電圧は、直流の場合と交流の場合のどちらの場合も、印加された電圧から R での電圧降下を差し引いたものとなる. トランジスタの場合、この R による電圧降下が発生することによって、ベース・エミッタ間 (r に相当する) の直流バイアス電圧の安定化という恩恵が得られる.*17 しかし、交流成分についても同じように差し引かれると、困ったことが起こる. ベース・エミッタ間には、交流電圧 v_{AC} を印加したかったのに、この R があることによって、 v_{AC} よりも小さい電圧がベース・エミッタ間に印加されることになるからである.*18 これは、実効的な増幅率を小さくするため、一般には、あまり望ましいことではない. このとき、バイパスコンデンサがあると、交流成分については R が関与しなくなるため、 v_{AC} が差し引かれることなくベース・エミッタ間に印加される. これにより、増幅率の低下を避けることができる.

*17 この「安定化」のメカニズムについては、電子回路学にて学習されたし.

*18 当然であるが、直流バイアス電圧も R での電圧降下を差し引いたものになるが、こちらは設計時にその電圧降下分を補うだけの電圧が印加されるようにすればよい.

事前基盤知識確認事項

[1] 微分方程式

次の微分方程式を解き、 $i(t)$ を求めよ。

$$L \frac{d}{dt} i(t) + R i(t) = E. \quad (13.54)$$

但し、 $t=0$ で $i(t)=0$ とし、 R 、 L 、 E は t に依存しない定数 ($\neq 0$) とする。

略解

与式は以下のように書ける。

$$-\frac{1}{Ri-E} di = \frac{1}{L} dt. \quad (13.55)$$

これを t で一回積分すると次式を得る。

$$-\frac{1}{R} \int \frac{R}{Ri-E} di = \frac{1}{L} \int dt. \quad (13.56)$$

この積分を実行すれば次式を得る。

$$-\frac{1}{R} \ln(Ri-E) = \frac{1}{L} t + \ln K. \quad (13.57)$$

ここで K は積分定数である。従って、

$$Ri-E = Ke^{-\frac{R}{L}t} \quad (13.58)$$

となる。次に、初期条件から積分定数を求める。 $t=0$ で $i(t)=0$ であるから、

$$-E = K \quad (13.59)$$

となる。

以上より、求めるべき $i(t)$ は次式のようになる。

$$i(t) = \frac{E}{R} \left(1 - e^{-\frac{R}{L}t} \right). \quad (13.60)$$

[2] 積分方程式

$i(t) = \frac{d}{dt} q(t)$ なる関係があるとき、次の積分方程式を解き、 $i(t)$ を求めよ。

$$Ri(t) + \frac{1}{C} \int i(t) dt = E. \quad (13.61)$$

但し、 $t=0$ で $q(t)=0$ とし、 R 、 C 、 E は t に依存しない定数 ($\neq 0$) とする。

略解

与式を $q(t)$ で表すと次式を得る。

$$R \frac{d}{dt} q(t) + \frac{1}{C} q(t) = E. \quad (13.62)$$

これは以下のように書ける。

$$-\frac{1}{\frac{1}{C}q-E} dq = \frac{1}{R} dt. \quad (13.63)$$

これを t で一回積分すると次式を得る。

$$-C \int \frac{\frac{1}{C}}{\frac{1}{C}q-E} dq = \frac{1}{R} \int dt. \quad (13.64)$$

この積分を実行すれば次式を得る。

$$-C \ln \left(\frac{1}{C}q - E \right) = \frac{1}{R} t + \ln K. \quad (13.65)$$

ここで、 K は積分定数である。従って、

$$\frac{1}{C}q - E = Ke^{-\frac{t}{RC}} \quad (13.66)$$

となる。次に、初期条件から積分定数を求める。 $t=0$ で $q(t)=0$ であるから、

$$-E = K \quad (13.67)$$

となる。

以上より、 $q(t)$ は次式のようになる。

$$q(t) = CE \left(1 - e^{-\frac{t}{RC}} \right). \quad (13.68)$$

$i(t) = \frac{d}{dt} q(t)$ であったから、求めるべき $i(t)$ は次式のようになる。

$$i(t) = \frac{E}{R} e^{-\frac{t}{RC}}. \quad (13.69)$$

参考文献

- [1] <http://www.schaffner.com/products/emcemi/>
- [2] <http://www.cpu-world.com/> より主要な CPU のデータを集計.
- [3] S. Thompson *et al.*: “130 nm logic technology featuring 60 nm transistors, low-k dielectrics, and Cu interconnects”, Intel Technol. J. **6** (May 2002) pp. 5-13.
- [4] <http://www-03.ibm.com/ibm/history/ibm100/us/en/icons/copperchip/>
<http://kasap3.usask.ca/>
- [5] D. Edelstein *et al.*: “Full copper wiring in a sub-0.25 μm CMOS ULSI technology”, IEDM Tech. Digest (1997) pp. 773-776.
- [6] K. Ohashi *et al.*: “On-chip optical interconnect”, Proc. IEEE **97**, 1186-1198 (2009).
- [7] 吉川公磨: “ULSI の微細化と多層配線技術への課題”, 応用物理 **68**, 1215-1225 (1999).
- [8] J. Millman and C. C. Halkias: Integrated Electronics: Analog and Digital Circuits and Systems (McGraw-Hill Kogakusha, Tokyo, 1972) pp. 109-114.
- [9] Albert Malvino and David Bates: Electronic Principles 8th Ed. (McGraw-Hill Education, New York, NY, 2016) pp. 282-286.